

PATENT ABSTRACTS OF JAPAN

(11)Publication number : 06-053596

(43)Date of publication of application : 25.02.1994

(51)Int.Cl.

H01S 3/18

(21)Application number : 04-200042

(71)Applicant : NIPPON TELEGR & TELEPH CORP
<NTT>

(22)Date of filing : 27.07.1992

(72)Inventor : WAKITA KOICHI
ODAKA ISAMU
KIYOKU KATSUAKI

(54) SEMICONDUCTOR LIGHT EMITTING ELEMENT

(57)Abstract:

PURPOSE: To operate by a highly repeated frequency and obtain an easily controllable semiconductor light emitting element having narrow widths of time and spectrum by forming a semiconductor laser, a modulator for modulating the intensity of the light emitted from the laser, and an optical amplifier on a base board to provide an optical path of waveguide having diffraction gratings.

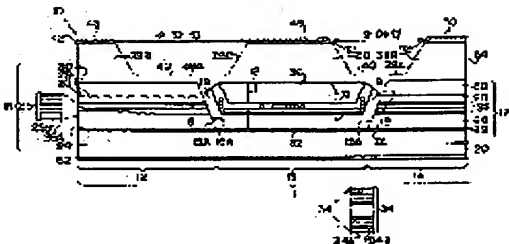
CONSTITUTION: A semiconductor light emitting element 10 is arranged by an optical path of waveguide 11 on a base board 20. The optical path of waveguide 11

comprises a distributional feedback type semiconductor laser unit 12, an optical modulator unit 13 including a second semiconductor unit 16 coupled by the first semiconductor unit, and an optical amplifier unit 14 including a third semiconductor unit 17. The

semiconductor units 15 and 17 are formed by laminating a lower cladding layer 24, an active layer 26, a guiding layer 28, and an upper cladding layer 30. In the

semiconductor unit 15, the diffraction gratings 29 are

formed on the guiding layer 28. Also, the semiconductor unit 16 comprises a lower cladding layer 32, a multi-quantum well structure 34, and an upper cladding layer 36. The semiconductor laser unit 12 and the optical amplifier unit 14 are optically coupled in an optical coupling area 18 through the lower cladding layer 32.



LEGAL STATUS

[Date of request for examination] 22.02.1999

[Date of sending the examiner's decision of rejection] 01.12.2000

[Kind of final disposal of application other than the examiner's decision of rejection or application converted registration]

[Date of final disposal for application]

[Patent number]

[Date of registration]

[Number of appeal against examiner's decision
of rejection]

[Date of requesting appeal against examiner's
decision of rejection]

[Date of extinction of right]

Copyright (C); 1998,2003 Japan Patent Office

(19)日本国特許庁(JP)

(12) 公開特許公報(A)

(11)特許出願公開番号

特開平6-53596

(43)公開日 平成6年(1994)2月25日

(51)Int.Cl.⁵

H01S 3/18

識別記号

庁内整理番号

FI

技術表示箇所

審査請求 未請求 請求項の数1(全7頁)

(21)出願番号

特願平4-200042

(22)出願日

平成4年(1992)7月27日

(71)出願人 000004226

日本電信電話株式会社

東京都千代田区内幸町一丁目1番6号

(72)発明者 脇田 紘一

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者 小高 勇

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

(72)発明者 曲 克明

東京都千代田区内幸町一丁目1番6号 日

本電信電話株式会社内

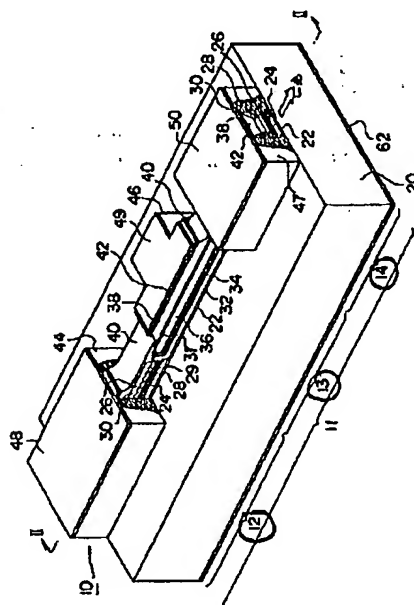
(74)代理人 弁理士 谷 義一 (外1名)

(54)【発明の名称】 半導体発光素子

(57)【要約】

【目的】 高い繰り返し周波数で動作し制御容易で時間幅・スペクトル幅もより狭い、より高出力の半導体発光素子を提供する。

【構成】 半導体発光素子10は基板20上に形成した半導体部分15、16、17を含むDFBレーザ部12、光変調器部13、光増幅器部14からなる光導波路11を持つ。これらは界面19を挟む対向端部15Aと16A、16Aと17Aを含む領域に沿い分離部40で分離する。17は回折格子29を持つ。それらの活性層26、34はウェル層26A、34Aとバリア層26B、34BからなるMQW構造をとる。上下クラッド層30、24同士、半導体部分16の上下クラッド層36、32同士は導電型が異なる。12と14は13の下クラッド層32を介して光結合領域18で光学的に結合する。埋込み部44、46、47をキャップ層42と同じ高さに設ける。電極48、49、50、62を設ける。



【特許請求の範囲】

【請求項1】 基板と、前記基板上に形成された 半導体レーザと、前記基板上に形成され、前記半導体レーザの出射光を強度変調する光変調器と、前記基板上に形成され、前記光変調器により変調された光を増幅する光増幅器とを有し、前記光変調器は多重量子井戸からなる光導波路を有するとともに前記光導波路中に回折格子を有することを特徴とする半導体発光素子。

【発明の詳細な説明】

【0001】

【産業上の利用分野】この発明は、光通信および光計測における光源として高速な繰り返し周波数を有する短光パルス発生素子に関するものである。

【0002】

【従来の技術】半導体レーザは小形、直接変調可能という特徴を持ち、超短光パルス発生に用いられてきた。その方法は大きく分ると(1)Qスイッチング法、(2)利得スイッチング法、(3)モード同期法の3種類である。このうち、Qスイッチング法は素子製作が容易でない、動作制御が容易でないなどの問題点がある。利得スイッチング法は方式が簡便で繰り返し周波数が可変という特徴はあるものの、狭くて高い繰り返し周波数の電流パルスを必要とし、また、半導体レーザ自体は高速に動作する必要があり、発生する光パルスも半導体レーザ固有のチャープ特性のため、パルスの幅とそのスペクトル幅の積がフーリエ変換によって規定される値より数倍大きくなってしまふという欠点があった(通常、チャープ量は線幅拡大係数 α で表され、この積は α を用いて $(1 + \alpha^2)^{1/2}$ 倍だけ大きくなる)。一方、モード同期法は理論限界に近いパルス幅は得られているが、複雑な外部共振器構成が必要であり、また、繰り返し周波数はこの外部共振器構成によって規定され、その共振周波数の整数倍しか得ることができない。最近、以上述べた3つの方法とは別に電界吸収型の外部光変調器を用いた高速短光パルス発生方法(4)が報告されている(文献：M/Suzuki等、CLEO'92 Post Deadline Paper, CPD26, 56-57ページ、1992年参照)。図5はその原理を示すもので、電界吸収型のバルク形的光変調器は外部より電界を印加されると図のように吸収係数が変化しこれを透過する光の強度を変調でき、その変化は印加電圧に対して非線形であるので、外部から連続光を照射し(例えば半導体レーザを直流で動かし)、光変調器に正弦波信号を乗せれば信号の半波長より狭い光のパルスが発生できる。この方法は比較的入手しやすい正弦波電圧を用いて繰り返し周波数を自由に設定でき、しかもフーリエ変換無限に近い狭線幅かつ狭スペクトル幅の光パルスが得られる利点がある。

【0003】

【発明が解決しようとする課題】しかし、この時発生する光パルスの幅は上記外部光変調器の帯域で制限され、高々20GHz程度であり(上記文献では8-10GHz)、駆動電圧も低くなく、また、光変調器と光ファイバとの結合損の大きいことに起因して光の強度も弱いという問題がある。

【0004】従って、この発明の課題は、より高い繰り返し周波数で動作し制御の容易な、かつ、簡便にして時間幅のみならず、スペクトル幅もより狭い、より高出力の半導体発光素子を提供することである。

【0005】

【課題を解決するための手段】この発明に従う半導体発光素子は、基板と、前記基板上に形成された 半導体レーザと、前記基板上に形成され、前記半導体レーザの出射光を強度変調する光変調器と、前記基板上に形成され、前記光変調器により変調された光を増幅する光増幅器とを有し、前記光変調器は多重量子井戸からなる光導波路を有するとともに前記光導波路中に回折格子を有することを特徴とする。

【0006】

【作用】半導体レーザ特有の小型、堅固性を維持しつつ、多重量子井戸構造を用いた超高速(超広帯域)・低駆動電圧外部強度変調器を用いてレーザそのものには影響を与えないで光変調器自体の持っている低チャープ性を利用して、制御の容易な高い繰り返し周波数で簡便に狭い光パルスの発生をするものである。

【0007】光源と光変調器との結合には個別の素子であれば、その間に光ファイバを介するため必ず結合損が発生し、光の強度を落とす。また、ファイバとの結合にはモジュールを必要とし、作製工程が増え、信頼性にも問題が出てくる。これを解決するため、この発明に従えば、図1に示すように光変調器と半導体レーザをモノリシックに集積している。また、光変調器透過後の光は強くないので同一基板上に進行波形の半導体増幅器を設けこれを通して光を増幅し、より高出力の光パルスの発生をさせている。外部光変調器ではバルク形に比べて高速性、低電圧駆動に有利な多重量子井戸構造を採用し、強度変調器の電圧に対する強い非線形性や低チャープ性を利用して

【0008】半導体レーザそのものをQスイッチングや利得スイッチング法によって狭い光パルスの発生に利用しても、そのチャープ特性に起因してその線幅はスペクトル線幅との積は大きいのが、線幅拡大係数 α の小さい(0.2-1.0)外部光変調器を用いるので理論限界に近い狭い線幅でかつスペクトル幅の狭い光パルスが得られる。多重量子井戸構造を用いたものでは3dB帯域40GHzという最高性能の光変調器が報告されており(文献：小高他、電子情報通信学会論文誌C-1, J74-C-1巻, No. 11, 414-420ページ, 1

991年、11月)、帯域が広ければ、変調周波数をその分高くでき、光パルスの幅を狭くできる。また、光変調器は大振幅動作で駆動する必要があるが、多重量子井戸構造光変調器では駆動電圧も小さくて済み、高周波数の信号源の負担が軽くなる。さらに図5に示すように多重量子井戸構造では変調電圧に対して消光比は非線形に変化し、その変化の程度は上記のバルク形的光変調器に比べ大きく、その結果、正弦波電圧の印加によりCW光の照射下でも狭い光パルスの発生が可能となる。

【0009】さらに、進行波形の半導体光増幅器をモノリシックに集積してあるため、光パルス出力が大きくとれる。

【0010】以下、図面を参照して本発明の一つの実施態様に従う素子構造を詳細に説明する。

【0011】図1は本発明の実施例に従うMQW-DFBレーザとMQW光変調器、進行波形のMQW光増幅器の集積化光源の概略斜視図を示すものである。図2は図1の素子構造の結合部のI-I線に沿う拡大断面図である。図1および図2において、10は半導体発光素子(MQW-DFBレーザ素子)、11は光導波路、12は分布帰還型半導体レーザ部(DFBレーザ部)、13は光変調器部、14は光増幅器部、15は第1の半導体部分、15Aは対向端部、16は第2の半導体部分、16Aは対向端部、17は第3の半導体部分、17Aは対向端部、18は光結合領域、19は界面、20は基板、22はエッチングストップ層、24は第1の下クラッド層、26は活性層(第1の多重量子井戸構造)、26Aはウェル層、26Bはバリア層、28はガイド層、29は回折格子(グレーティング)、30は第1の上クラッド層、31は保護層、32は第2の下クラッド層、34は第2の多重量子井戸構造、34Aはウェル層、34Bはバリア層、36は第2の上クラッド層、38は第3のクラッド層、38Aは肉薄部、38B、38Cはクラッド層の部分、40は分離部、42はキャップ層、44、46、47は埋込み部、48はレーザ部の電極、49は光変調器部の電極、50は光増幅器部の電極である。

【0012】本発明の半導体発光素子(MQW-DFBレーザ素子)10は光導波路11を基板20上に設けたものである。この光導波路11はDFBレーザ部12とこれに結合された光変調器部13、光増幅器部14とから構成されている。DFBレーザ部12は、第1の半導体部分15を含み、光変調器部13は第2の半導体部分16を含み、光増幅器部14は第3の半導体17を含み、この第3の半導体部分は回折格子(グレーティング)29を除いた以外は第1の半導体部分15と同じ構成である。基板20上にはエッチングストップ層22を介して上述した第1、第2および第3の半導体部分15、16、17を設ける。この第1の半導体部分15は、第1の下クラッド層24、活性層26(第1の多重量子

井戸構造)、ガイド層28、第1の上クラッド層30を有し、この順に積層してある。ガイド層28にはDFBレーザ部では回折格子(グレーティング)29を形成する。

【0013】第1の上下クラッド層30、24は導電型が異なるようにドーピングされており、活性層26とガイド層28を挟んでいる。活性層26は、ウェル層26A、バリア層26Bからなる第1の多重量子井戸構造を構成している。光増幅器部14を構成する第3の半導体部分17は回折格子(グレーティング)のない点以外は第1の半導体部分15と同じ構成である。第1の半導体部分15の回折格子は活性層26に設けてもよい。

【0014】一方、光変調器部13に含まれる第2の半導体部分16は第2の下クラッド層32、第2の多重量子井戸構造34、第2の上クラッド層36を有し、この順に積層してある。第2の上下クラッド層36、32は第1の上下クラッド層30、24と同様に、導電型が異なるようにドーピングされており、第2の多重量子井戸構造を挟んでいる。この第2の多重量子井戸構造34は第1の多重量子井戸構造と同様に、ウェル層34Aおよびバリア層34Bからなる。半導体レーザ部12および光増幅器部14は、光変調器部13の下クラッド層32を介して相互に対向する光結合領域18において光学的に結合されている。

【0015】第1、第2および第3の半導体部分15、16、17の上には連続するクラッド層38を設け、このクラッド層38は第1、第2および第3の半導体部分15、16、17の相互の界面19を挟む対向端部15Aと16A、16Aと17Aを含む領域に沿って上部が欠損した分離部40を有する。すなわち、界面19をまたぐ肉薄部38AでDFBレーザ部12と光変調器部13、光増幅器部14に存在するクラッド層38の部分38B、38Cを一体に連絡している。光導波路11はDFBレーザ部12、光変調器部13、光増幅器部14を貫くリッジ構造を有しており、DFBレーザ部12、光変調器部13、光増幅器部14の各両側はそれぞれ埋込み部44、46、47がキャップ層42と同じ高さに設けられている。キャップ層42および埋込み部44、46、47の上にDFBレーザ部12の電極48、光変調器部13の電極49、光増幅器部14の電極50がそれぞれ設けられている。DFBレーザ部12と光変調器部13、光変調器部13と光増幅器部14はそれぞれ分離部40により絶縁性が向上されている。

【0016】上述したMQW-DFBレーザは、次のようにして製造できる。すなわち、予め分子線エピタキシー法(MBE)あるいは有機金属気相成長法(MOVPE)により基板上に作製されたDFBレーザ部12、光増幅器部13(または光変調器部14)を選択的にドライおよびウェットエッチング法により基板までエッチングし、その後、光変調器部13(またはDFBレーザ部

12、光増幅器部14)をMBE法を用いて成長する。このときDFBレーザ部、光増幅器部14の基板表面から測った高さは光変調器部の光導波路部分の基板表面から測った高さに合うようにする。DFBレーザ部12と光増幅器部14は回折格子の有無が相違するだけで他の構成はすべて同じである。

【0017】図3はDFBレーザ部、光増幅器部を先に形成する場合の製造工程を示す概略断面図である。図3において、図1および図2において使用されている符号と同じ符号は同じ部材または部分を示し、52は SiO_2 膜、54はパターン化レジスト、56は SiO_2 膜のひさし部である。

【0018】まず、図3Aに示すように、P基板20の表面にMOVPE法によりエッチングストップ層22を設け、その上に第1の下クラッド層24、次いでウェル層(井戸層)26A、バリア層(障壁層)26Bからなる量子井戸構造の活性層26、ガイド層28を順次成長させる。その上に、DFBレーザ部を形成すべき部分にのみ干渉露光とエッチングによりグレーティング29を形成し、第2の下クラッド層30を成長させる。

【0019】次に、第2の下クラッド層30の上に SiO_2 膜52をスパッタ装置により形成する。これにフォトリソグラフィ技術により所望の部分(光変調器部を形成すべき部分)に穴を開ける。すなわち、 SiO_2 膜52とパターン化したフォトレジスト54とからなる2層マスクを使用してリソグラフィを行う。このようにして図3Bに示す構造を得る。

【0020】さらに、パターン化したフォトレジスト54を除去して光変調器部を形成すべき部分に穴を開けることにより、図3Cに示すように、DFBレーザ部と光増幅器部の双方から SiO_2 膜が延び出したひさし部を形成した構造が得られる。

【0021】次に、ひさし部56をマスクとして光変調器部13をMBE法により成長する。光変調器部13は第2の下クラッド層32、ウェル層34A、バリア層34Bからなる第2の多重量子井戸構造34を成長させて光導波路を形成し、その上に第2の上クラッド層36を形成する。第2の上クラッド層36の上には保護層31を形成する。この場合、DFBレーザ部12、光増幅器部14にも同様に積層する。このようにして、図3Dに示す構造が得られる。

【0022】DFBレーザ部12および光増幅器部14の上に成長した部分(層32、34、36、31)は SiO_2 膜52をサイドからエッチングすることにより取り除いて図3Eに示す構造を得る。

【0023】この上に、図3Fに示すように、第3のクラッド層38、キャップ層42をMOVPE法により形成する。

【0024】次に、上述した活性層26、光導波路(第2の量子井戸構造)34までエッチングを行い、DFB

レーザ部と光変調器部、光増幅器部を貫くりじを形成する(図1)。

【0025】この後、DFBレーザ部、光増幅器部に埋め込み部44、47を、光変調器部に埋め込み部46をそれぞれ埋込み、最後に各々の部分に電極48、50、49をつける(図1)。

【0026】この電極48、49、50をマスクとしてエッチングを施し、各電極間に分離部40を形成し、光変調器部とDFBレーザ部、光増幅器部の間の絶縁を強化する。また、光増幅器部の出射端面には無反射コーティング64(図2)を施し、基板20の下面にはn形電極62(図1)をつける。このようにして、図3Gに示す構造を得る。この構造は図1および図2に示す構造に対応する。

【0027】

【実施例】以下、図面を参照して本発明の実施例を説明するが、本発明はこれに限定されない。

【0028】図1および図2に示す素子構造を下記の通り製作した。

【0029】すなわち、n-InP基板20の表面にMOVPE法によりn-InGaAsP層をエッチングストップ層22として設け、その上にn-InPクラッド層24を0.1 μm 、次いで10nmのInGaAsをウェル層(井戸層)26Aとし波長1.3 μm 相当のInGaAsP 10nmをバリア層(障壁層)26Bとする量子井戸構造6層からなる活性層26、波長1.3 μm 相当のInGaAsPガイド層28を0.1 μm 成長した。その上DFBレーザ部を形成すべき部分にのみ干渉露光とエッチングにより回折格子29を形成し、p-InPクラッド層30を成長した(図3A)。この後、クラッド層30の上に SiO_2 膜52をスパッタ装置により形成し、これにフォトリソグラフィ技術により所望の部分(光変調器部を形成すべき部分)に穴を開ける。すなわち、 SiO_2 膜52とパターン化したフォトレジスト54とからなる2層マスクを使用してリソグラフィを行う(図3B)。さらに、パターン化したフォトレジスト54を除去して光変調器部を形成すべき部分に穴を開け、DFBレーザ部と光増幅器部の双方から SiO_2 膜が延び出したひさし部を形成した構成が得られる(図3C)。

【0030】次にこれをマスクとして光変調器部13をMBE法により成長する。光変調器部13は第2の下クラッド層32としてn-InAlAsクラッド層を0.3 μm 、厚さ7.5nmのInGaAsウェル層34A、5nmのInAlAsバリア層34Bからなる量子井戸構造30層を成長させて光導波路34を形成し、その上に第2の上クラッド層36としてp-InAlAsクラッド層を形成する(図36D)。第2の上クラッド層36の上にはp-InGaAs保護層31を形成する。この場合、DFBレーザ部12、光増幅器部14の

上にも同様に積層するが、DFBレーザ部12および光増幅器部14の上に成長した部分(層32, 34, 36, 31)は SiO_2 膜52をサイドからエッチングすることにより取り除く(図3E)。この上に第3のクラッド層としてp-InPクラッド層38, p-InGaAsキャップ層42をMOVPE法により形成する(図3F)。

【0031】次に幅1.5-3.0 μm のストライプを用いて、上述した活性層26, 光導波層(第2の量子井戸構造)34までエッチングを行い、DFBレーザ部と光変調器部、光増幅器部を貫くりっジを形成する(図1)。この後、DFBレーザ部、光増幅器部をInP層(p-InPとn-InPの組み合わせまたは半絶縁性InPからなる)44, 47で、光変調器部をポリイミド46でそれぞれ埋込み、最後に各々の部分に電極48, 50, 49をつける(図1)。

【0032】この電極48, 49, 50をマスクとしてエッチングを施し、各電極間に分離部40を形成し、光変調器部とDFBレーザ部、光増幅器部の間の絶縁を強化する(図3G)。

【0033】DFBレーザ部、光増幅器部と光変調器部および各部との間の絶縁部の長さは300 μm , 300 μm , 100 μm , 50 μm とした。光増幅器部14の出射端面には無反射コーティング64(図2)を施した。また、基板20の下面にはn形電極62(図1)をつける。

【0034】図4は本発明を適用したMQW-DFBレーザとMQW光変調器、MQW光増幅器の集積化光源による光パルス発生素子の特性を示すものであり、横軸は振動周期 τ_0 (psec/div.)、縦軸は光強度である。ここではDCバイアスよりも大きな振幅の正弦波信号を入力した。10ピコ秒程度のパルス幅が40GHzの繰り返し周波数で得られており、測定系の時間分解能を考慮すれば(10ピコ秒程度の応答速度を持つので)10ピコ秒以下の幅であることが推定される。光出力も数mWあり、この種の光パルスとして十分な値である。

【0035】

【発明の効果】以上説明したように、本発明によればMQW-DFBレーザとMQW光変調器、MQW光増幅器が結合効率よく集積化された光源を作製でき、また、MQW-DFBレーザとMQW光変調器の各々の性能を最適化できるため、狭線幅で高繰り返し周波数の光パルスが高出力で得られる。

【図面の簡単な説明】

【図1】本発明を適用したMQW-DFBレーザとMQW光変調器、MQW光増幅器の集積化光源による光パルス発生素子の構造の概略構成を示す斜視図である。

【図2】図1のMQW-DFBレーザとMQW光変調器、MQW光増幅器の接合界面のI-I線に沿う拡

大断面図である。

【図3】本発明を適用したMQW-DFBレーザとMQW光変調器、MQW光増幅器の集積化光源による光パルス発生素子の製造工程を示す概略断面図である。

【図4】本発明を適用したMQW-DFBレーザとMQW光変調器、MQW光増幅器の集積化光源による光パルス発生素子の特性を示す図である。

【図5】本発明を適用した場合の光パルス発生素子の動作原理を示す図であり、従来のバルクを用いたものとの対比も併せて示す。

【符号の説明】

- 10 半導体発光素子(MQW-DFBレーザ素子)
- 11 光導波路
- 12 分布帰還型半導体レーザ部(DFBレーザ部)
- 13 光変調器部
- 14 光増幅器部
- 15 第1の半導体部分
- 15A 対向端部
- 16 第2の半導体部分
- 16A 対向端部
- 17 第3の半導体部分
- 17A 対向端部
- 18 光結合領域
- 19 界面(斜めエッチング面)
- 20 基板
- 22 エッチングストップ層
- 24 第1の下クラッド層
- 26 活性層(第1の多重量子井戸構造)
- 26A ウェル層
- 26B バリア層
- 28 ガイド層
- 29 回折格子(グレーティング)
- 30 第1の上クラッド層
- 31 保護層
- 32 第2の下クラッド層
- 34 第2の多重量子井戸構造
- 34A ウェル層
- 34B バリア層
- 36 第2の上クラッド層
- 38 第3のクラッド層
- 38A 肉薄部
- 38B, 38C クラッドの部分
- 40 分離部
- 42 キャップ層
- 44, 46, 47 埋込み部
- 48 レーザ部の電極
- 49 変調器部の電極
- 50 増幅器部の電極
- 52 SiO_2 膜
- 54 パターン化レジスト

(6)

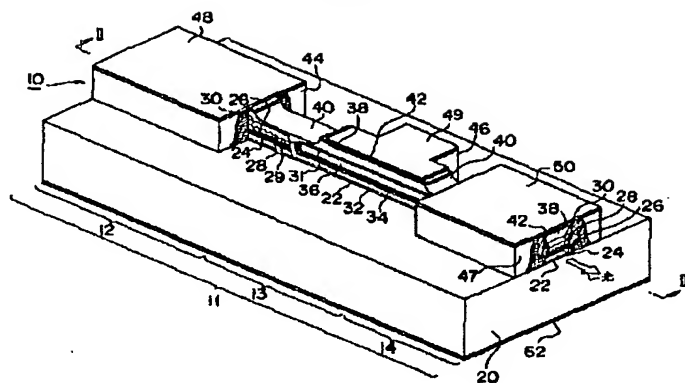
56 ひさし部

58, 59, 60 p型電極

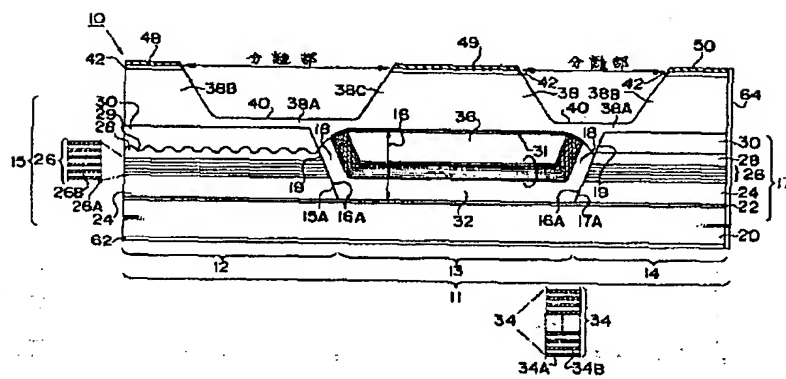
62 n型電極

64 反射防止膜

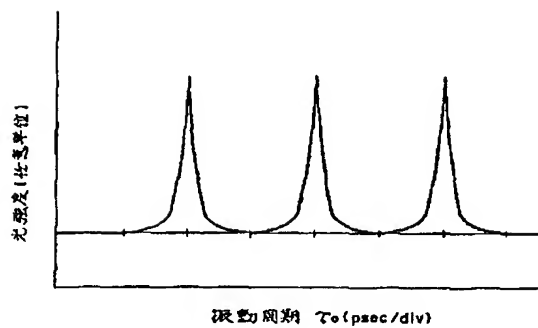
【図1】



【図2】

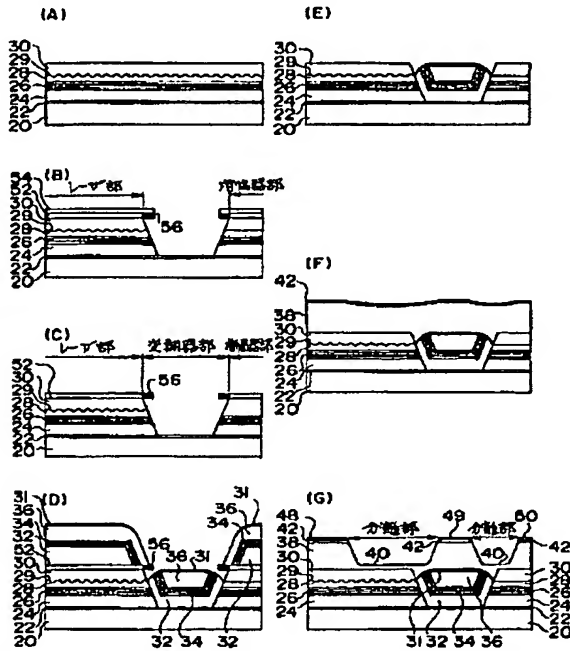


【図4】



(7)

【図3】



【図5】

